

REC'D 15 NOV 2000

PCT/JP00/06467

WIPO

PCT

4 日本国特許
PATENT OFFICE
JAPANESE GOVERNMENT

21.09.00

JP00/6467

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日

Date of Application:

1999年 9月22日

出願番号

Application Number:

平成11年特許願第268046号

出願人

Applicant(s):

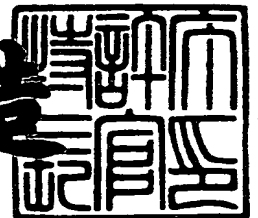
ソニー株式会社

PRIORITY
DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH RULE 17.1(a) OR (b)

2000年10月27日

特許庁長官
Commissioner,
Patent Office

及川耕造



出証番号 出証特2000-3087571

【書類名】 特許願

【整理番号】 9900476802

【提出日】 平成11年 9月22日

【あて先】 特許庁長官殿

【国際特許分類】 H02J 1/307

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 平井 純

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100082131

【弁理士】

【氏名又は名称】 稲本 義雄

【電話番号】 03-3369-6479

【手数料の表示】

【予納台帳番号】 032089

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9708842

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 情報処理装置および電源制御方法

【特許請求の範囲】

【請求項 1】 バスに接続される情報処理装置において、
前記バスの接続状態を検出する検出手段と、
前記検出手段の検出結果に基づいて、複数の回路のうちの所定の回路に電力を
供給するように電力の供給を制御する制御手段と
を備えることを特徴とする。

【請求項 2】 前記検出手段は、前記バスの信号線から、バイアス電圧を検
出する

ことを特徴とする請求項 1 に記載の情報処理装置。

【請求項 3】 前記バスは、IEEE 1394 シリアルバスである
ことを特徴とする請求項 1 に記載の情報処理装置。

【請求項 4】 バスに接続される情報処理装置の電源制御方法において、
前記バスの接続状態を検出する検出ステップと、
前記検出ステップでの検出結果に基づいて、複数の回路のうちの所定の回路に
電力を供給するように電力の供給を制御する制御ステップと
を含むことを特徴とする電源制御方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、情報処理装置および電源制御方法に関し、特に、例えば、各デジタル機器を IEEE 1394 シリアルバスで相互に接続する場合において、IEEE 1394 シリアルバスの接続状態から、対応する回路にのみ待機電力を供給するようにした情報処理装置および電源制御方法に関する。

【0002】

【従来の技術】

最近、一般の家庭においても、パーソナルコンピュータやデジタルビデオカメラなどのデジタル機器が普及しつつある。それに伴って、デジタルビデオカメラ

で撮影したデジタル画像を、そのまま、パーソナルコンピュータに取り込んで編集したり、編集したデジタル画像を、さらに別のパーソナルコンピュータにネットワーク転送したりすることが、手軽にできるようになってきた。

【 0 0 0 3 】

各デジタル機器の相互接続には、例えば、接続の自由度が高く、また、耐久性も良い、IEEE (The Institute of Electrical and Electronics Engineers) 1 3 9 4 シリアルバスが用いられる。

【 0 0 0 4 】

IEEE 1 3 9 4 シリアルバスでは、それに接続されている電子機器の電源がオフ（待機状態）になっている場合でも、コマンドを送り、その電子機器の電源をオンさせることができる。このため、各電子機器は、待機状態とされ、常時、通電されていた。

【 0 0 0 5 】

【発明が解決しようとする課題】

IEEE 1 3 9 4 シリアルバスは、多くの機器との通信をするために、それに接続された機器では、多くの回路を動作させる必要があり、また、高速に動作するため、待機状態においても、大きな電力（待機電力）が消費される課題があった。

【 0 0 0 6 】

本発明はこのような状況に鑑みてなされたものであり、バスの接続状態に応じて、待機電力を減らすようにするものである。

【 0 0 0 7 】

【課題を解決するための手段】

請求項 1 に記載の情報処理装置は、バスの接続状態を検出する検出手段と、検出手段の検出結果に基づいて、複数の回路のうちの所定の回路に電力を供給するように電力の供給を制御する制御手段とを備えることを特徴とする。

【 0 0 0 8 】

前記検出手段には、バスの信号線から、バイアス電圧を検出させるようにすることができる。

【 0 0 0 9 】

前記バスは、IEEE 1394 シリアルバスとすることができる。

【0010】

請求項 4 に記載の電源制御方法は、バスの接続状態を検出する検出ステップと、検出ステップでの検出結果に基づいて、複数の回路のうちの回路にのみ電力を供給するように制御する制御ステップとを含むことを特徴とする。

【0011】

請求項 1 に記載の情報処理装置、および請求項 4 に記載の電源制御方法においては、バスの接続状態が検出され、その検出結果に基づいて、所定の回路に電力が供給される。

【0012】

【発明の実施の形態】

以下、本発明を適用した電子機器の構成について、図 1 を参照して説明する。電子機器 2 は、IEEE 1394 シリアルバス 1 を介して外部機器（例えば、パーソナルコンピュータ）と接続される。物理的接続回路 12 の端子には、IEEE 1394 シリアルバス 1 のプラグ（図示せず）が接続されている。これにより、電子機器 2 は、物理的接続回路 12 で、IEEE 1394 シリアルバス 1 を介して外部機器より送信されてくるデジタルデータの供給を受け、また、物理的接続回路 12 より、デジタルデータを、IEEE 1394 シリアルバス 1 を介して外部機器に送信する。

【0013】

接続検出回路 11 は、IEEE 1394 シリアルバス 1 のバイアス電圧を検出し、検出信号を制御回路 15 の主制御回路 22 に出力する。物理的接続回路 12 は、例えば、IEEE 1394 デジタルインタフェースなどで構成され、IEEE 1394 シリアルバス 1 を介して入力されたデジタルデータを増幅し、論理的接続回路 13 に出力する。物理的接続回路 12 はまた、論理的接続回路 13 より入力されたデジタルデータを増幅し、IEEE 1394 シリアルバス 1 を介して外部機器に出力する。

【0014】

論理的接続回路 13 は、物理的接続回路 12 より入力された、パケット化され

て多重化されているデジタルデータを、デパケット化して、映像信号、音声信号、および制御信号に分離し、映像信号と音声信号を、信号処理回路 14 に出力し、制御信号を、制御回路 15 の待機制御回路 21 に出力する。論理的接続回路 13 はまた、信号処理回路 14 より入力された映像信号または音声信号に対して、誤り訂正符号付加、マルチプレクス処理などを行い、物理的接続回路 12 に出力する。

【0015】

信号処理回路 14 は、入力された映像信号と音声信号を、内蔵する映像デコーダと音声デコーダにそれぞれ供給する（いずれも図示せず）。映像デコーダは、入力された映像データを、デコード処理し、必要に応じて図示せぬ CRT (Cathode Ray Tube) に出力する。音声デコーダは、入力された音声データを、デコード処理し、必要に応じて図示せぬスピーカに出力する。信号処理回路 14 はまた、内蔵する映像エンコーダと音声エンコーダにおいて、映像信号と音声信号を、それぞれエンコード処理し、論理的接続回路 13 に出力する。

【0016】

待機制御回路 21 は、論理的接続回路 13 より入力された制御信号に対応する信号を、主制御回路 22 に出力する。待機制御回路 21 はまた、ユーザにより本体の電源スイッチ（主電源）がオンされると、その指令コマンド（制御信号）を、主制御回路 22 に供給する。

【0017】

主制御回路 22 は、例えば、マイクロコンピュータなどで構成され、接続検出回路 11 より入力された検出信号に基づいて、待機電源供給回路 16 に電力が供給されるように電源供給回路 17 を制御する。主制御回路 22 はまた、ユーザからの指令（主電源オンの指令）に基づいて、信号処理回路 14 に電力が供給されるように電源供給回路 17 を制御する。

【0018】

待機電源供給回路 16 は、主制御回路 22 の指令に基づいて、物理的接続回路 12、論理的接続回路 13、および待機制御回路 21 に待機電力を供給する。電源供給回路 17 は、電子機器 2 の電源プラグ端子に電源プラグ（図示せず）が接

続され、かつ、電源スイッチ（図示せず）がオンされている場合、接続検出回路 1 1 と主制御回路 2 2 に待機電力を供給する。電源供給回路 1 7 はまた、主制御回路 2 2 からの指令に基づいて、待機電源供給回路 1 6 または信号処理回路 1 4 に電力を供給する。

【0 0 1 9】

次に、IEEE 1 3 9 4 シリアルバス 1 の接続状態を検出し、その検出結果に基づいて、各回路に電力を供給する動作の具体例について、図 2 のフローチャートを参照して説明する。

【0 0 2 0】

ステップ S 1 において、電源供給回路 1 7 は、電子機器 2 のモードを、電源オフモードに設定する。すなわち、電源供給回路 1 7 は、図 3（D）に示すように、全ての回路（接続検出回路 1 1、物理的接続回路 1 2、論理的接続回路 1 3、信号処理回路 1 4、待機電源供給回路 1 6、待機制御回路 2 1、主制御回路 2 2）に電力を供給しない。同図において、○印は、電源供給回路 1 7 から電力が供給されていることを表わし、×印は、電源供給回路 1 7 から電力が供給されていないことを表わす。このとき、電力は全く供給されない。

【0 0 2 1】

ステップ S 2 において、電源供給回路 1 7 は、電子機器 2 の電源プラグ端子に電源プラグが接続された（かつ、メインの電源スイッチがオンされた）か否かを判定し、電源プラグが接続されていないと判定された場合、ステップ S 2 において、電源プラグが接続されたと判定されるまで、待機する。

【0 0 2 2】

ステップ S 2 において、電源プラグが接続された（かつ、メインの電源スイッチがオンされた）と判定された場合、ステップ S 3 において、電源供給回路 1 7 は、非接続待機モードを設定し、接続検出回路 1 1 と主制御回路 2 2 に、待機電力を供給する（図 3（A））。これにより、主制御回路 2 2 は、接続検出回路 1 1 から IEEE 1 3 9 4 シリアルバス 1 が接続されたことを示す検出信号の入力を受けたとき、電子機器 2 のモードを、非接続（IEEE 1 3 9 4 シリアルバス 1 が接続されていない状態）待機モードから、接続待機モード（IEEE 1 3 9 4 シリアルバ

ス 1 が接続されている状態の待機モード)に移行させることができる。非接続待機モードでは、接続待機モードまたは電源オンモードの場合より、電力が供給される回路の数が少ないので、それだけ電力消費を抑制することができる。

【0023】

ステップ S 4 において、接続検出回路 1 1 は、物理的接続回路 1 2 に IEEE 1 3 9 4 シリアルバス 1 のプラグが接続されたか否か、すなわち、IEEE 1 3 9 4 シリアルバス 1 からバイアス電圧が検出されたか否かを判定し、IEEE 1 3 9 4 シリアルバス 1 のプラグが接続されていないと判定された場合、IEEE 1 3 9 4 シリアルバス 1 のプラグが接続されたと判定されるまで待機する。

【0024】

ステップ S 4 において、IEEE 1 3 9 4 シリアルバス 1 のプラグが接続されたと判定された場合、接続検出回路 1 1 は、検出信号を主制御回路 2 2 に出力する。このとき、主制御回路 2 2 は、ステップ S 5 において、電源供給回路 1 7 を制御し、接続待機モードを設定させ、待機電源供給回路 1 6 に電力を供給させる。待機電源供給回路 1 6 は、主制御回路 2 2 の指令に基づいて、物理的接続回路 1 2 、論理的接続回路 1 3 、および待機制御回路 2 1 に待機電力を供給する(図 3 (B))。

【0025】

これにより、例えば、外部機器から IEEE 1 3 9 4 シリアルバス 1 を介して電源オンのコマンドが送られてきたり、自分自信のサブの電源スイッチがオンされると、電子機器 2 (主制御回路 2 2) は、電源オンモードの設定が可能となる。接続待機モードでは、非接続待機モードより大きな電力が消費されるが、電源オンモード時より小さな電力が消費される。

【0026】

ステップ S 6 において、主制御回路 2 2 は、ユーザがサブの電源スイッチをオンするか、または外部機器より電源オンモードのコマンドが送られてきて、電源オンモードが指令されたか否かを判定し、電源オンモードが指令されていないと判定された場合、ステップ S 5 に戻り、上述した処理を繰り返す。ステップ S 6 において、電源オンモードが指令されたと判定された場合、主制御回路 2 2 は、

ステップ S 7 において、電源供給回路 1 7 を制御し、信号処理回路 1 4 に電力を供給させ（図 3（C））、電子機器 2 のモード（いま、モードは接続待機モードである）を電源オンモードに移行させる。このとき、最も大きな電力が消費されるが、電子機器 2 は、すべての処理が可能な状態となる。

【0027】

ステップ S 8 において、電源供給回路 1 7 は、外部機器より、または自分自信のサブの電源スイッチが操作され、電源オンモードの解除が指令されたか否かを判定し、解除が指令された場合、ステップ S 5 に戻り、操作待機モードに移行させ、さらに、ステップ S 6 に進み、上述したそれ以降の処理を行う。電源オンモードの解除が指令されていない場合、ステップ S 9 に進み、接続検出回路 1 1 は、IEEE 1394 シリアルバス 1 のプラグの接続が解除されたか否か、すなわち、IEEE 1394 シリアルバス 1 からバイアス電圧が検出されなくなったか否かを判定し、IEEE 1394 シリアルバス 1 のプラグの接続が解除されていないと判定された場合、ステップ S 10 に進み、電源供給回路 1 7 は、電源プラグの接続が解除されたか否かを判定し、解除されていないと判定された場合、ステップ S 7 に戻り、上述した処理を繰り返す。

【0028】

ステップ S 9 において、IEEE 1394 シリアルバス 1 のプラグの接続が解除されたと判定された場合、主制御回路 2 2 は、ステップ S 3 に戻り、電子機器 2 のモード（いま、モードは電源オンモードである）を非接続待機モードに移行させ、さらにステップ S 4 に進み、上述したそれ以降の処理を繰り返す。ステップ S 10 において、電源プラグの接続が解除されたと判定された場合、主制御回路 2 2 は、ステップ S 1 に戻り、電子機器 2 のモード（いま、モードは電源オンモードである）を電源オフモードに移行させ、さらにステップ S 2 に進み、上述したそれ以降の処理を繰り返す。

【0029】

上述したように、メインの電源スイッチがオンされると、IEEE 1394 シリアルバス 1 のバイアス電圧を検出するために、接続検出回路 1 1 および主制御回路 2 2 に待機電力が供給される。これにより、物理的接続回路 1 1 の端子に IEEE 1

394 シリアルバス 1 のプラグが接続された場合、接続検出回路 11 は、バイアス電圧を検出し、主制御回路 22 は、検出信号の入力を受け、電源供給回路 17 を制御し、待機電源供給回路 16 に電力を供給させる。さらに、待機電源供給回路 16 は、物理的接続回路 12、論理的接続回路 13、および待機制御回路 21 に待機電力を供給する。従って、バスの接続の状態により、所定の回路にのみ電力を供給することができる。

【0030】

以上においては、バスの接続待機の状態を検出するために、IEEE 1394 シリアルバス 1 のバイアス電圧を検出する例として説明したが、本発明は、IEEE 1394 シリアルバス 1 のプラグの外側のシールドの導通を観測するための接点を、そのプラグの受け側に設け、物理的に接続待機の状態（プラグが接続されたこと）を検出するようにすることも可能である。

【0031】

また、以上においては、IEEE 1394 シリアルバス 1 の接続の状態を検出する場合を例として説明したが、本発明は、その他のバスの接続状態を検出する場合にも適用することが可能である。

【0032】

【発明の効果】

以上のように、請求項 1 に記載の情報処理装置、および請求項 4 に記載の電源制御方法によれば、バスの接続状態を検出し、その検出結果に基づいて、所定の回路に電力を供給するようにしたので、無駄な待機電力を減らすことが可能となる。

【図面の簡単な説明】

【図 1】

本発明を適用した電子機器の構成例を示すブロック図である。

【図 2】

図 1 の電子機器において、各回路に電力を供給する処理を説明するフローチャートである。

【図 3】

バスの接続状態に対応する各回路への電力の供給を説明する図である。

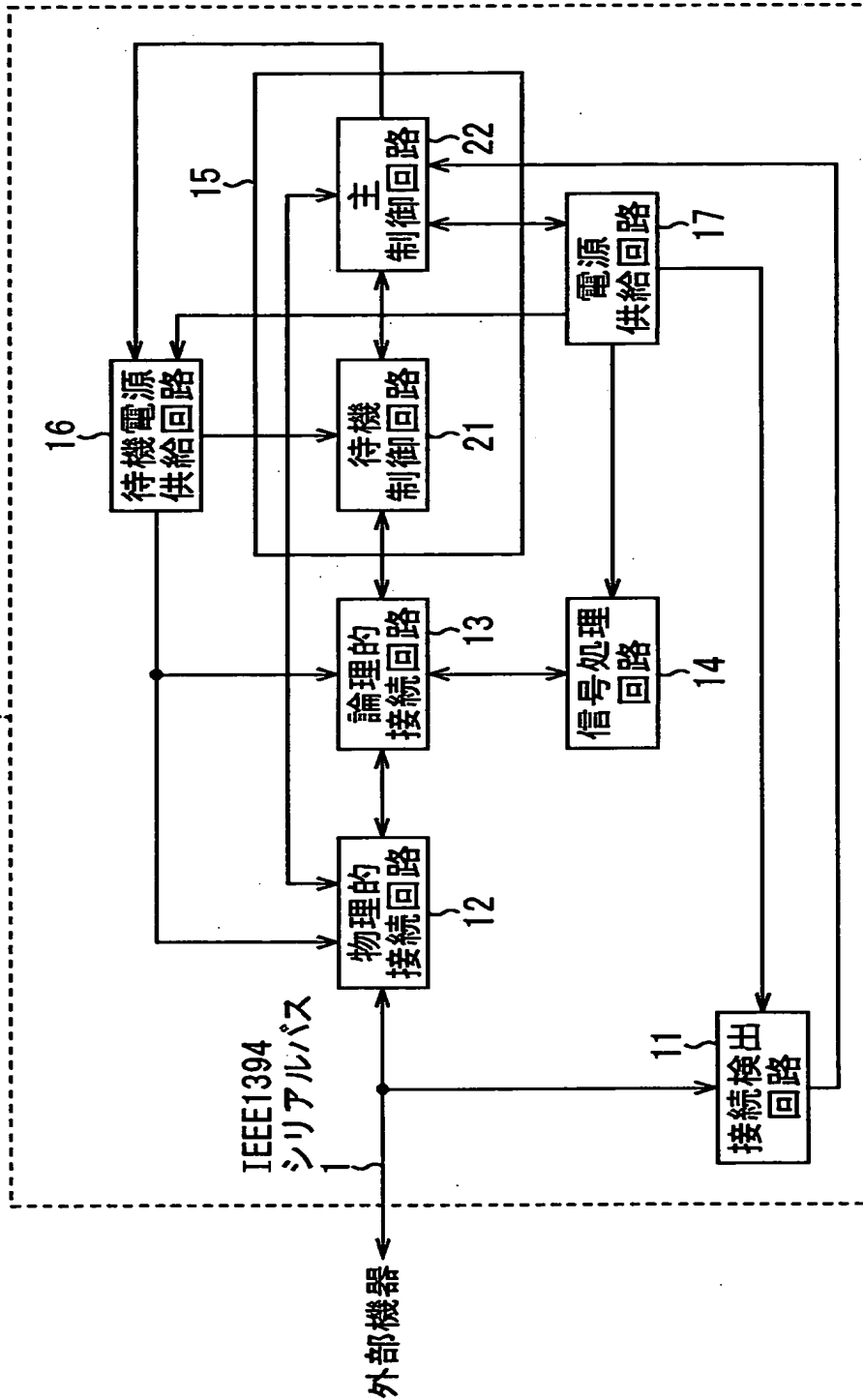
【符号の説明】

1 IEEE 1 3 9 4 シリアルバス, 2 パーソナルコンピュータ, 1 1 接続検出回路, 1 2 物理的接続回路, 1 3 論理的接続回路, 1 4 信号処理回路, 1 5 制御回路, 1 6 待機電源供給回路, 1 7 電源供給回路, 2 1 待機制御回路, 2 2 主制御回路

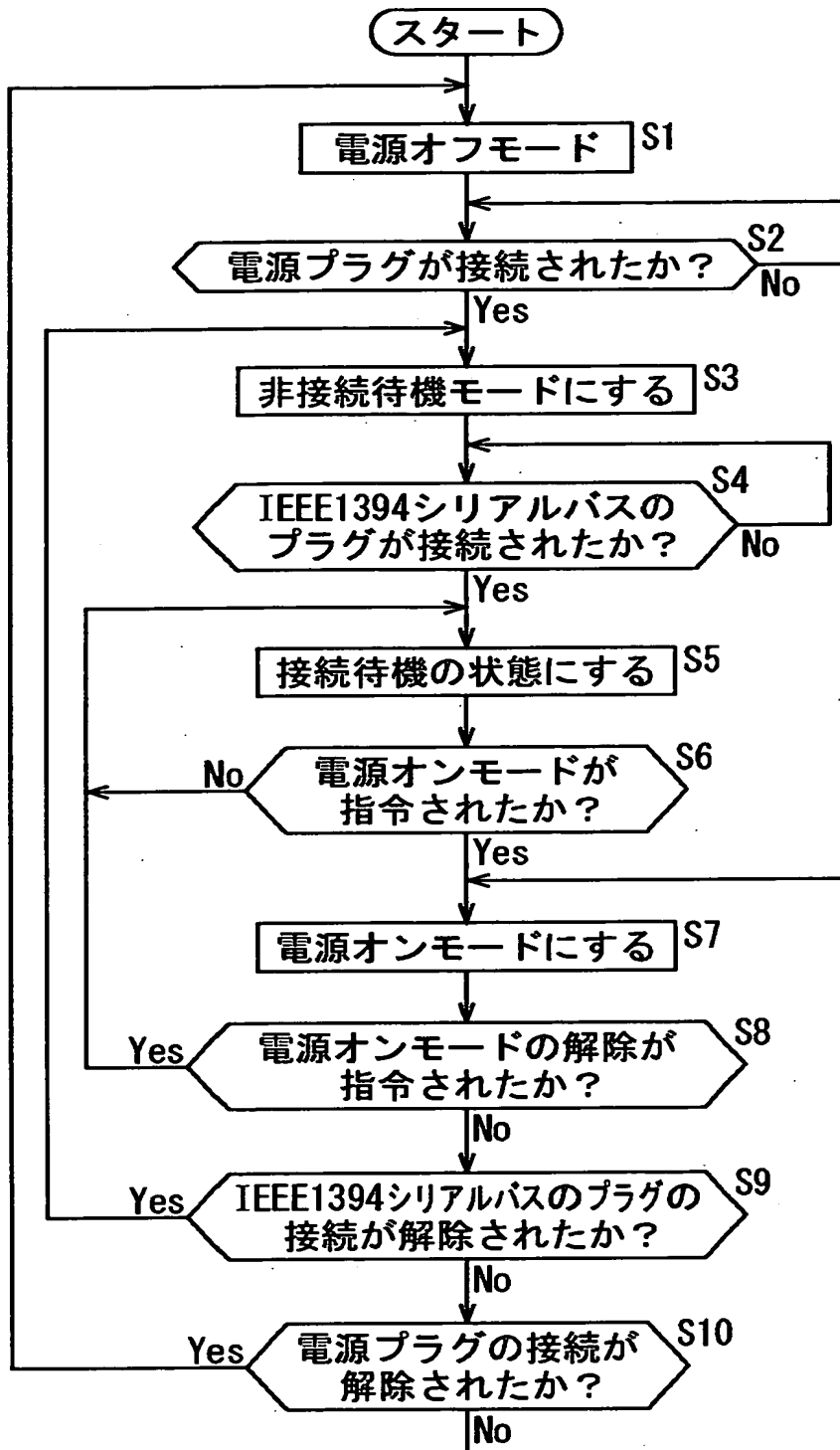
【書類名】 図面

【図 1】

2 電子機器



【図 2】



【図 3】

	(A) 待機(非接続)	(B) 待機(接続)	(C) 電源オン	(D) 電源オフ
物理的接続回路	X	○	○	X
論理的接続回路	X	○	○	X
信号処理回路	X	X	○	X
待機制御回路	X	○	○	X
主制御回路	○	○	○	X
待機電源供給回路	X	○	○	X
接続検出回路	○	○	○	X

【書類名】 要約書

【要約】

【課題】 バスの接続状態に応じて、待機電力を減らすようにする。

【解決手段】 接続検出回路 1.1 は、IEEE 1 3 9 4 シリアルバス 1 のバイアス電圧を検出し、検出信号を主制御回路 2 2 に出力する。主制御回路 2 2 は、入力された検出信号に基づいて、待機電源供給回路 1 6 に待機電力が供給されるように電源供給回路 1 7 を制御する。待機電源供給回路 1 6 は、主制御回路 2 2 の指令に基づいて、物理的接続回路 1 2、論理的接続回路 1 3、および待機制御回路 2 1 に待機電力を供給する。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社